



# V6300 产品简介

版本: 0.8  
发行日期: 2017-07-15

规格如有修改恕不另行通知

©2017 年万高科技  
有限公司  
严禁未经授权复制全部或部分信息

## 概述

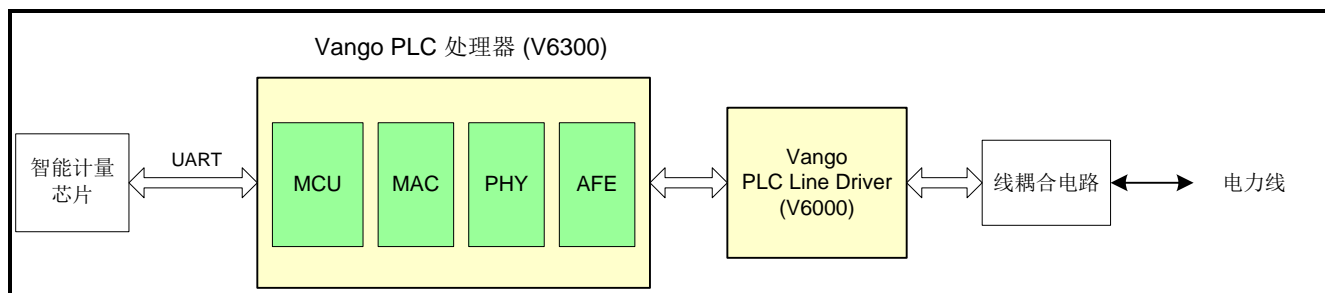
V6300 是一个窄带电力线通信 (PLC) 的处理器芯片。V6300 集成了一个 32 位 MCU, 一个 32 位 DSP, 一个嵌入式 Flash 存储器, 两个 UART 接口, 一个 SPI Master 控制器, 一个 SPI Slave 接口, 1 个 I<sup>2</sup>C Master 接口, PLC MAC/PHY 层功能和模拟前端。加上 Vango 的大电流驱动 line driver 芯片(V6000), 它形成了一个完整的调制解调器解决方案, 支持所有已知的窄带 PLC 标准。

## 特点

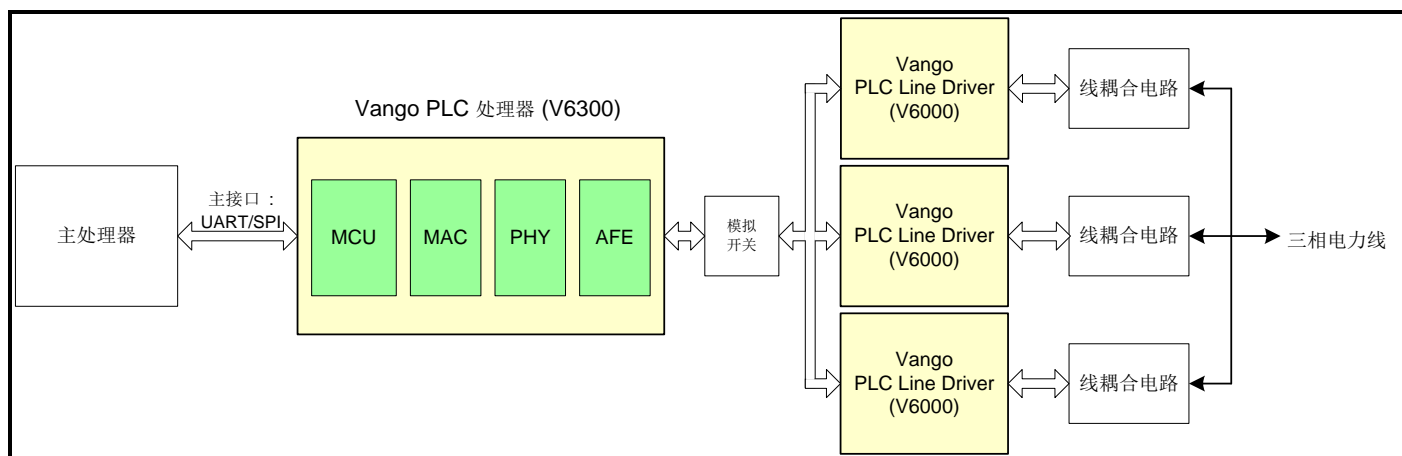
- 支持多种窄带 PLC 标准: G3-PLC, IEEE P1901.2, PRIME, ITU-T G.hnem; 也支持单载波或多载波 PLC 附带 FSK 或 BPSK/DBPSK 调制方式
- 高线性度及高电流驱动的 line driver (V6000) 附带集成接收功能, 提供 G3-PLC/PRIME 标准最低的 BOM
- 支持频带: CENELEC, FCC, ARIB 及私有模式 (高达 2MHz)
- 支持调制: 可选择差分或相干 BPSK, QPSK, 8PSK 及相干 16QAM
- 支持 IPv6 的网络层
- 支持 G3-PLC 兼容的 6LoWPAN 适配层, 及优化组网和网状路由功能
- 支持 HW AES-128
- 两个 UART 接口 (UART0 及 UART1). UART1 是高速的 UART 可支持波特率高达 500 Kbps
- 一个 SPI Master 配备有两个 CS 引脚. 可以用来控制无线收发器, 计量或其他 SPI 装置
- 提供一个 SPI Slave 接口: 提供 Master 处理器芯片另一个数据接口的选择弹性
- 提供一个 I<sup>2</sup>C Master 接口: 以控制其他 I<sup>2</sup>C 装置
- 256 KB 内嵌式 Flash 存储器
- 支持经由 UART0 或 SPI Slave 接口进行 Flash 存储器的系统内编程(ISP)
- 高达 32 个可编程的 GPIOs
- 3.3 V 数字 I/O. UART 引脚耐压 5 V
- 整合 LDO (3.3 V 到 1.2 V)
- 封装
  - V6300N: 68-引脚 QFN
- 工作温度: -40 °C ~ +85 °C



# 系统框图



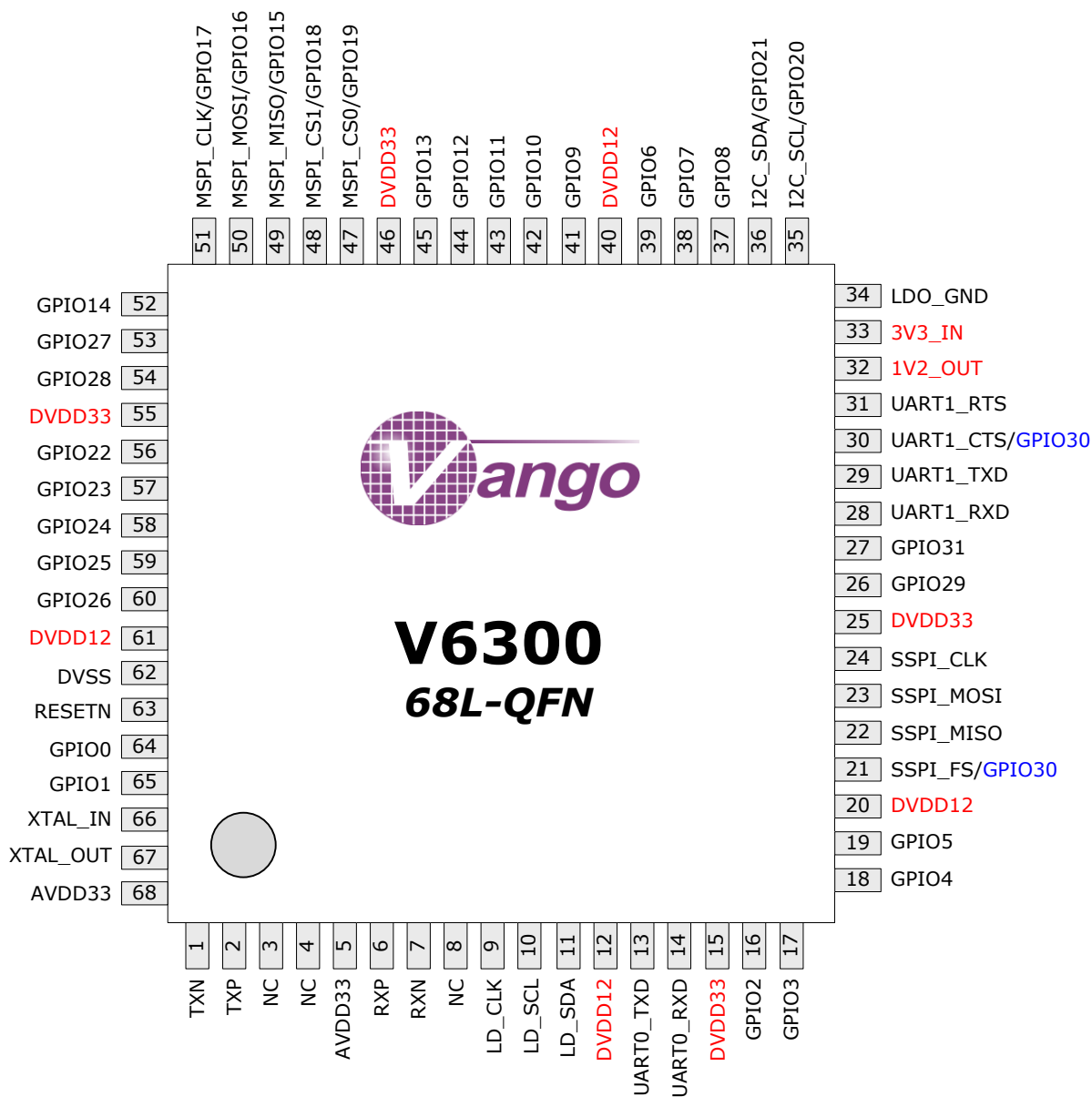
图一：终端节点应用实例



图二：集中器应用实例

# 引脚分布图

## 68L-QFN



注: EPAD 是连接到地。



## 引脚说明 (68L-QFN)

下表“类型”一栏中，I=输入；O=输出；P=电源；G=地。

编号	名称	类型	功能说明
1	TXN	O	DAC 差分负输出到 line driver 芯片(V6000)
2	TXP	O	DAC 差分正输出到 line driver 芯片(V6000)
3	NC		无连接。浮空
4	NC		无连接。浮空
5	AVDD33	P	模拟 3.3 V 电源
6	RXP	I	来自 line driver 芯片(V6000) 的 ADC 差分正输入
7	RXN	I	来自 line driver 芯片(V6000) 的 ADC 差分负输入
8	NC		NC
9	LD_CLK	O	时钟输出到 line driver 芯片(V6000)。
10	LD_SCL	O	Line driver 芯片(V6000) 控制接口时钟输出
11	LD_SDA	I/O	Line driver 芯片(V6000) 控制接口数据
12	DVDD12	P	数字 1.2 V 电源
13	UART0_TXD	O	低速 UART port 0: 数据输出 支持波特率: 1200 bps ~ 115200 bps
14	UART0_RXD	I	低速 UART port0: 数据输入 支持波特率: 1200 bps ~ 115200 bps
15	DVDD33	P	数字 3.3 V 电源
16	GPIO2	I/O	通用输入/输出
17	GPIO3	I/O	通用输入/输出
18	GPIO4	I/O	通用输入/输出
19	GPIO5	I/O	通用输入/输出
20	DVDD12	P	数字 1.2-V 电源

# V6300 产品简介

## 窄带电力线通信处理器芯片

机密文件

编号	名称	类型	功能说明
21	SSPI_FS GPIO30	I I/O	Slave SPI 帧同步输入 通用输入/输出 通用输入/输出 30 可以用在引脚 21 或引脚 30
22	SSPI_MISO	O	Slave SPI 数据输出
23	SSPI_MOSI	I	Slave SPI 数据输入
24	SSPI_CLK	I	Slave SPI 时钟输入
25	DVDD33	P	数字 3.3-V 电源
26	GPIO29	I/O	通用输入/输出
27	GPIO31	I/O	通用输入/输出
28	UART1_RXD	I	高速 UART port 1: 数据输入 支持波特率: 1200 bps ~ 500K bps
29	UART1_TXD	O	高速 UART port 1: 数据输出 支持波特率: 1200 bps ~ 500K bps
30	UART1_CTS GPIO30	O I/O	高速 UART port 1: 允许发送 通用输入/输出 通用输入/输出 30 可以用在引脚 21 或引脚 30
31	UART1_RTS	I	高速 UART port 1: 请求发送
32	1V2_OUT	P	内部 LDO 1.2-V 输出 必须与 V6300 所有 1.2-V 电源相连
33	3V3_IN	P	内部 LDO 3.3 V 输入
34	LDO_GND	G	内部 LDO 地
35	I2C_SCL GPIO20	O I/O	Master I <sup>2</sup> C 端口串行时钟 通用输入/输出
36	I2C_SDA GPIO21	I/O I/O	Master I <sup>2</sup> C 端口串行数据 通用输入/输出
37	GPIO8	I/O	通用输入/输出
38	GPIO7	I/O	通用输入/输出



# V6300 产品简介

## 窄带电力线通信处理器芯片

机密文件

编号	名称	类型	功能说明
39	GPIO6	I/O	通用输入/输出
40	DVDD12	P	数字 1.2-V 电源
41	GPIO9	I/O	通用输入/输出
42	GPIO10	I/O	通用输入/输出
43	GPIO11	I/O	通用输入/输出
44	GPIO12	I/O	通用输入/输出
45	GPIO13	I/O	通用输入/输出
46	DVDD33	P	数字 3.3 V 电源
47	MSPI_CS0 GPIO19	O I/O	Master SPI 选择 0 通用输入/输出
48	MSPI_CS1 GPIO18	O I/O	Master SPI 选择 1 通用输入/输出
49	MSPI_MISO GPIO15	I I/O	Master SPI 数据输入 通用输入/输出
50	MSPI_MOSI GPIO16	O I/O	Master SPI 数据输出 通用输入/输出
51	MSPI_CLK GPIO17	O I/O	Master SPI 时钟输出 通用输入/输出
52	GPIO14	I/O	通用输入/输出
53	GPIO27	I/O	通用输入/输出
54	GPIO28	I/O	通用输入/输出
55	DVDD33	P	数字 3.3 V 电源
56	GPIO22	I/O	通用输入/输出
57	GPIO23	I/O	通用输入/输出
58	GPIO24	I/O	通用输入/输出
59	GPIO25	I/O	通用输入/输出
60	GPIO26	I/O	通用输入/输出



编号	名称	类型	功能说明
61	DVDD12	P	数字 1.2 V 电源
62	DVSS	G	必须接地
63	RESETN	I	复位输入(低电平有效), 必须拉低至少 100 ms 以复位.
64	GPIO0	I/O	通用输入/输出
65	GPIO1	I/O	通用输入/输出
66	XTAL_IN	I	晶体振荡器驱动器的输入(24 MHz)
67	XTAL_OUT	O	晶体振荡器驱动器的输出
68	AVDD33	P	模拟 3.3 V 电源